■ 연구과제 요약문

과제명(기간)	데이터마이닝을 이용한 반도체 공정의 효율 향상 및 지능적 공정 시스템의 구축 (2014. 09. 01 ~ 2015. 02. 28)
연구책임자	조성준 (zoon@snu.ac.kr)
개요	<p>- 연구개발 목표</p> <p>수율은 반도체의 공정과 깊은 연관이 있는 것으로 파악되고 있다. 즉Bare wafer의 품질이 모두 동일하다는 가정 아래 500여 개의 설비를 거치면서 완성되는 반도체의 공정 흐름에 따라 각 공정에서의 미세한 값의 변화에 따라 완성품의 수율이 결정된다고 보는 것이 자연스럽게 때문이다. 과거를 통해 이러한 공정과 수율 간의 관계를 규명하기 위한 많은 연구가 진행 되었다.</p> <p>하지만 실제 칩의 정상 및 비정상을 결정하는 소자의 수율과 공정 간의 관계는 지금까지 연관성을 밝히는 연구가 진행되지 않았다. 이에 본 연구는 소자의 수율을 대상으로 하며 다음의 두 가지 연구 필요성이 제기되었다. 첫째, 반도체 소자의 수율에 영향을 미치는 공정 요인(Step 별 공정 조건)을 분석하여 주요 공정을 밝히고, 둘째, 도출된 공정 요인을 기반으로 소자의 수율을 예측한다.</p> <p>- 연구의 내용</p> <p>데이터결합 데이터기초분석 데이터전처리 데이터샘플링 변수선택 분류분석 Logistic regression Random forest55 Gradient boosting tree55</p>
연구개발 결과	<p>본 과제에서는 수율에 영향을 미치는 설비의 파라미터 값의 특성이 무엇인지 규명하기 위한 연구 과제를 수행하였다.</p> <ul style="list-style-type: none"> ▶ 과거 연구에서 도출된 혐의 설비에 있는 파라미터를 대상으로 웨이퍼의 수율 또는 양/불량 여부에 영향을 미치는 파라미터가 무엇인지 파악하기 용이한 시각화 결과물을 도출하고자 하였다. ▶ 이로써 실제 다양한 방법을 이용해 특정했던 설비들이 실제 파라미터에서 이상 징후를 나타냈는지에 대한 분석을 통해 과거 연구에 대한 검증과 동시에 향후 본격적인 분석 시에 참고할 수 있도록 하였다. ▶ 분석 결과 뚜렷하게 웨이퍼의 불량을 설명할 수 있는 파라미터가 도출되지 않았지만 파라미터 값에 따라 불량이 높게 나타나는 특정 구간이 있는 것으로 확인 되었다.

	<ul style="list-style-type: none"> ▶ 이러한 결과는 지난 해 과제에서 지목한 설비가 초래하는 수율의 문제가 파라미터의 값들로 설명이 되지 않고 있을 가능성이 조심스럽게 제기되었다. ▶ 또한 설비 내 파라미터 값을 연속적인 Trace로 보지 않고 대푯값(평균/최대/최소)으로 보는 경우 뚜렷한 파라미터의 혐의성을 찾기 어려울 가능성도 제기되었는데 이는 향후 Trace를 사용하여 혐의 파라미터를 도출할 수 있는 가능성을 높여 보는 방향으로 분석 설계가 가능하다.
<p>활용분야 및 기대효과</p>	<ul style="list-style-type: none"> - 반도체 공정 및 유사 제조 공정. 특히, 공정 스텝의 수가 많은 경우에 활용 가능함. 이를 통해 품질 저하의 원인인 혐의 공정 및 해당 공정 내의 파라미터를 밝혀냄으로써 향후 품질 저하를 방지할 수 있다.